

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-208497
 (43)Date of publication of application : 28.07.2000

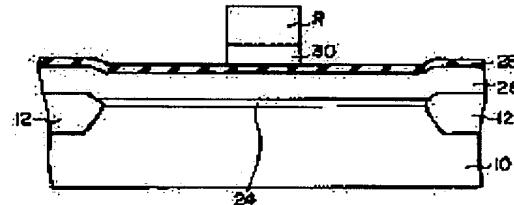
(51)Int.Cl.	H01L 21/3065 H01L 29/78
(21)Application number : 11-251218	(71)Applicant : SEIKO EPSON CORP
(22)Date of filing : 06.09.1999	(72)Inventor : MORI KATSUMI
(30)Priority	
Priority number : 10341105 Priority date : 13.11.1998 Priority country : JP	

(54) FABRICATION OF SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for fabricating a semiconductor device in which an organic antireflection film can be etched while keeping the dimensions of a resist layer.

SOLUTION: A method for fabricating a semiconductor device comprises a step (a) for forming an oxide film 24 on a p-type silicon substrate 10, a step (b) for forming a polysilicon layer 26 on the oxide film 24, a step (c) for forming an organic antireflection film 30 on the surface of the polysilicon layer 26, a step (d) for forming a resist layer R of specified pattern on the surface of the organic antireflection film 30, a step (e) for etching the organic antireflection film 30 using the resist layer R as a mask and an etching gas containing at least an oxygen based gas and a chlorine based gas, and a step (f) for forming a gate electrode by etching the polysilicon layer 26 according to a specified pattern.



LEGAL STATUS

[Date of request for examination]	25.10.1999
[Date of sending the examiner's decision of rejection]	08.08.2000
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	3253604
[Date of registration]	22.11.2001
[Number of appeal against examiner's decision of rejection]	
[Date of requesting appeal against examiner's decision of rejection]	
[Date of extinction of right]	

Copyright (C); 1998,2000 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-208497

(P2000-208497A)

(43)公開日 平成12年7月28日(2000.7.28)

(51)Int.Cl.⁷

H 01 L 21/3065
29/78

識別記号

F I

テマコード(参考)

H 01 L 21/302
29/78

F

3 0 1 G

審査請求 有 請求項の数12 O L (全 11 頁)

(21)出願番号 特願平11-251218

(22)出願日 平成11年9月6日(1999.9.6)

(31)優先権主張番号 特願平10-341105

(32)優先日 平成10年11月13日(1998.11.13)

(33)優先権主張国 日本 (JP)

(71)出願人 000002369

セイコーホン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 森 克己

長野県諏訪市大和3丁目3番5号 セイコ

一エボン株式会社内

(74)代理人 100090479

弁理士 井上 一 (外2名)

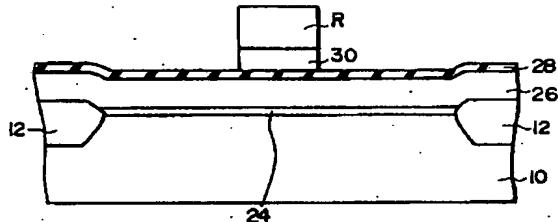
(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【課題】 レジスト層の寸法を維持したまま、有機反射防止膜をエッティングすることが可能な半導体装置の製造方法を提供する。

【解決手段】 本発明の半導体装置の製造方法は、以下の工程(a)~(f)を含む。

(a) p型シリコン基板10上に酸化膜24を形成する工程、(b)酸化膜24上に多結晶シリコン層26を形成する工程、(c)多結晶シリコン層26の表面上に有機反射防止膜30を形成する工程、(d)有機反射防止膜30の表面上に所定のパターンのレジスト層Rを形成する工程、(e)レジスト層Rをマスクとして、有機反射防止膜30をエッティングする工程であって、エッティングガスは、少なくとも酸素系ガスおよび塩素系ガスを含む工程、および(f)多結晶シリコン層26を所定のパターンでエッティングし、ゲート電極を形成する工程。



【特許請求の範囲】

【請求項1】 以下の工程 (a) ~ (f) を含む半導体装置の製造方法。

(a) 半導体基板上に絶縁膜を形成する工程、(b) 前記絶縁膜上にシリコンを含む導電層を形成する工程、(c) 前記導電層の上に有機反射防止膜を形成する工程、(d) 前記有機反射防止膜の上に所定のパターンのレジスト層を形成する工程、(e) 前記レジスト層をマスクとして、前記有機反射防止膜をエッチングする工程であって、エッティングガスは、少なくとも酸素系ガスおよび塩素系ガスを含む工程、および(f) 前記導電層を所定のパターンでエッチングし、ゲート電極を形成する工程。

【請求項2】 請求項1において、前記有機反射防止膜は、有機物を主成分とする膜であって、所定の波長を有する光の反射率が5%以下である、半導体装置の製造方法。

【請求項3】 請求項1または2において、前記工程(e)におけるエッティングガスの酸素原子の数に対する塩素原子の数の比(塩素原子の数／酸素原子の数)は、0.5~5である半導体装置の製造方法。

【請求項4】 請求項1~3のいずれかにおいて、前記塩素系ガスは、C₁、CC₁、HC₁およびB_C₁から選択される少なくとも1種を含む、半導体装置の製造方法。

【請求項5】 請求項1~3のいずれかにおいて、前記酸素系ガスは、酸素、オゾンおよび一酸化炭素から選択される少なくとも1種を含む、半導体装置の製造方法。

【請求項6】 請求項1~5のいずれかにおいて、前記工程(e)におけるエッティングガスは、アルゴン、ヘリウムおよび窒素から選択される少なくとも1種を含む、半導体装置の製造方法。

【請求項7】 請求項1~6のいずれかにおいて、前記工程(e)におけるエッティングは、ドライエッティングである、半導体装置の製造方法。

【請求項8】 請求項1~7のいずれかにおいて、前記工程(e)におけるエッティングの圧力は、1~10mTorrである半導体装置の製造方法。

【請求項9】 請求項1~8のいずれかにおいて、前記工程(e)におけるエッティングは、高密度プラズマエッティングである半導体装置の製造方法。

【請求項10】 請求項1~9のいずれかにおいて、前記高密度プラズマは、イオン密度が $1 \times 10^{11} \text{ cm}^{-3}$ 以上である、半導体装置の製造方法。

【請求項11】 請求項1~10のいずれかにおいて、前記工程(e)と前記工程(f)とは、連続して行われる、半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、半導体装置の製造方法に関し、特に、シリコンを含む導電層のエッチングに関する。

【0002】

【背景技術】半導体装置の製造方法において、例えばゲート電極の形成は、半導体基板上に絶縁膜を介して形成された多結晶シリコン層などの導電層を一部分エッチングすることにより行っており、このエッチングは、所望の形状、寸法を得るためにフォトリソグラフィ法により形成された所望のレジストパターンをマスクとして行われている。従って、所望のフォトパターンを得ることがゲート電極形成において重要な技術となっているが、近年のゲート電極構造の微細化に伴い、レジストを露光する際、素子分離領域の端部における段差部において、次のような現象が生じてきている。この現象について、図10および図11を参照しながら説明をする。

【0003】図10は、半導体素子において素子分離部付近にゲート電極を形成するときの素子断面図を示したものである。シリコン基板110上に形成された素子分離領域112のゲート酸化膜124側の端部には、第1の段差部130aが存在する。素子分離領域112とゲート酸化膜124上に、多結晶シリコン層126を堆積させると、第1の段差部130aの上方に位置する多結晶シリコン層126の部分にも第2の段差部130bが生じる。第2の段差部130bが存在すると、例えば、以下のような問題が生じる。

【0004】多結晶シリコン層126を所定の形状にエッチングするために、通常レジストで形成されたパターンを用いて、そのパターンをマスクにドライエッティングなどを行う。レジストのパターンニングは、レジストを露光、現像することにより行われている。従って、図10に示すレジスト層R1のうち、鎖線Aから鎖線Bまでの領域のレジスト層R1aを除去したい場合には、ポジ型のレジストを用いた場合、そのレジスト層R1aのみを露光しなければならない。鎖線Aから鎖線Bまでの領域のレジスト層R1aを露光すると、この露光光は、レジスト層R1a中を進んでいき、レジスト層R1と多結晶シリコン層126との界面において、反射する。このため、第1の露光光140aのように、多結晶シリコン層126の表面が水平な部分のところで反射する光は、入射光に対して反対の方向に反射する。一方、第2の露光光140bのように、第2の段差部130bで反射する光は、第2の段差部130bの傾斜角に対応して種々の方向に反射し、その反射光が、残存させたいレジスト層R1b中に侵入し、そのレジスト層R1bを露光してしまうことになる。これを現像すると、図11に示すように残存したレジスト層R1bの端部が欠けてしまい、レジスト層の良好なパターンニングが達成されない。

【0005】このような問題を解消するために、特開平50-8-153704においては多結晶シリコン層126と

レジスト層R1との間に有機反射防止膜を介在させる技術が提案されている。このような有機反射防止膜を設けることにより、有機反射防止膜がレジスト層を透過した露光光を吸収し、レジスト層と有機反射防止膜との界面において、露光光が反射しなくなり、所望の寸法、形状を持ったレジストマスクが得られることとなる。

【0006】しかしながら、このような有機反射防止膜は、レジストマスク形成時に除去されることはなく、多結晶シリコン層上に残る。このため、レジストマスクを用いて、多結晶シリコン層をエッチングするためには、レジストマスクを用いて有機反射防止膜を所望の寸法、形状にエッチングする必要がある。

【0007】従って、有機反射防止膜を使用し、かつ、フォトリソグラフィ法によるレジストマスクを用いたゲート電極の加工においては、レジストマスクを用いることにより寸法および形状が制御された有機反射防止膜エッチングと、レジスト及び有機反射防止膜どちらなるマスクを用いることにより、寸法および形状が制御されたゲート電極エッチングとの2つのエッチング方法が必要となる。

【0008】

【発明が解決しようとする課題】そこで、本発明の目的は、レジスト層の寸法を維持したまま、有機反射防止膜をエッチングすることが可能な半導体装置の製造方法を提供することにある。

【0009】

【課題を解決するための手段】本発明の半導体装置の製造方法は、以下の工程(a)～(f)を含む。

(a) 半導体基板上に絶縁膜を形成する工程、(b) 前記絶縁膜上にシリコンを含む導電層を形成する工程、(c) 前記導電層の上に有機反射防止膜を形成する工程、(d) 前記有機反射防止膜の上に所定のパターンのレジスト層を形成する工程、(e) 前記レジスト層をマスクとして、前記有機反射防止膜をエッチングする工程であって、エッチングガスは、少なくとも酸素系ガスおよび塩素系ガスを含む工程、および(f) 前記導電層を所定のパターンでエッチングし、ゲート電極を形成する工程。

【0010】ここで、前記有機反射防止膜は、有機物を主成分とする膜であって、所定の波長を有する光の反射率が5%以下である。

【0011】本願発明者の研究によれば、有機反射防止膜エッチングで、寸法および形状を制御することは非常に難しいことが判明した。これは、レジストマスクを構成する材料と有機反射防止膜を構成する材料とが似ており、有機反射防止膜をエッチングしている最中に、マスクであるレジスト層もエッチングされ、形状および寸法がエッチング中に変動しやすいためであった。

【0012】前記工程(e)における有機反射防止膜のエッチングに用いられるエッチングガスは、少なくとも

酸素系ガスおよび塩素系ガスを含むことが、以下のような理由で好ましい。

【0013】有機反射防止膜はその材質が有機物から構成されており、酸素と反応しやすい。そのため、有機反射防止膜のエッチングにおいては、一般に、酸素がエッチングガスに用いられる。また、酸素を用いたプラズマドライエッティングは、プラズマドライエッティングで注意されている物理的なダメージも少ないため、非常に効果的に有機反射防止膜をエッチングできる。しかし、レジスト層をマスクにして有機反射防止膜をエッチングする際には、レジスト層が有機反射防止膜と同様に有機物からなるため、酸素系ガスのみでエッチングを行うと有機反射防止膜のエッチングの際に、レジスト層もエッチングされてしまう。このレジスト層のエッチングは等方的に進むため、エッチングの前と後では、レジスト層の寸法が異なってしまう。しかし、塩素系ガスを含むことでプラズマ中の塩素イオンとレジスト層や有機反射防止膜を構成している炭素が反応して、反応物を形成し、レジスト層の側壁にその反応物からなる保護膜が形成される。この保護膜形成が、プラズマ中の酸素イオンによるエッチングと釣り合いを保ち、レジスト層の横方向へのエッチングが進まないことになる。従って、レジスト層の寸法を変化させることなく、有機反射防止膜をエッチングすることが可能となる。

【0014】エッチングガスが酸素系ガスと塩素系ガスを含む場合には、エッチングガスの酸素原子の数に対する塩素原子の数の比(塩素原子の数／酸素原子の数)(以下「モル比」という)は、0.5～5であることが好ましい。このモル比が0.5未満であるとプラズマ中の酸素イオンおよび酸素ラジカルが多く、塩素と炭素の反応物による保護膜形成量よりもエッチング量が多くなり、レジストマスクの寸法が細ってしまう傾向がある。また、有機反射防止膜をエッチングしやすいように、酸素イオンおよび酸素ラジカルは基板側に進みやすくし、レジスト側壁側には進みにくくしているため、反応速度は基板側の方がはやく、従って、モル比が0.5以上あればよい。一方、このモル比が5を超えると上記とは逆にプラズマ中の塩素イオンが多くなり、レジスト層の幅が太り、所望の寸法を有するゲート電極を形成することができにくくなる。

【0015】前記塩素系ガスは、Cl₂、CCl₄、HClおよびBCl₃から選択される少なくとも1種を含むことが好ましい。この塩素系ガスによれば、良好な保護膜を形成することができる。また、前記酸素系ガスは、酸素、オゾンおよび一酸化炭素から選択される少なくとも1種を含むことが好ましい。この酸素系ガスによれば、有機反射防止膜を良好にエッチングすることができる。

50 【0016】前記工程(e)におけるエッチングガス

は、アルゴン、ヘリウムおよび窒素から選択される少なくとも1種を含んでいてもよい。

【0017】前記工程(e)におけるエッティングは、ドライエッティングで行うことができる。

【0018】また、エッティングの圧力(以下「エッティング圧力」という)は1~10mTorrが好ましい。エッティング圧力が1mTorr未満であると、安定したプラズマを保つことが困難となる。一方、エッティング圧力が10mTorrを超えると、等方的なプラズマエッティングが強くなり、レジスト層の側壁に形成される保護膜が厚くなりすぎ、レジスト層の幅が変化し、所望の寸法を有するゲート電極を形成することができにくくなる。

【0019】前記(e)におけるエッティングは、上記1~10mTorrの範囲で、安定したプラズマを発生しやすい、高密度プラズマエッティングによってなされるとが好ましい。ここで、前記高密度プラズマは、イオン密度が $1 \times 10^{11} \text{ cm}^{-3}$ 以上であるプラズマをいう。

【0020】前記工程(e)と前記工程(f)とは、連続して行うことができる。

【0021】

【発明の実施の形態】以下、本発明の好適な実施の形態について、図面を参照しながら説明する。

【0022】(デバイスの製造プロセス)次に、図6に示す半導体装置100の製造プロセスについて説明する。図1~図6は、半導体装置100の製造工程を示したものである。

【0023】(1)まず、図1を参照しながら説明する。p型シリコン基板10の所定の表面に、公知の方法によりシリコン酸化膜からなる素子分離領域12を形成する。次いで、素子分離領域12により画定された素子領域の上に、酸化膜24を形成する。この酸化膜24の一部は、ゲート酸化膜16となる。この酸化膜24の膜厚は所望の素子特性によって異なるが、たとえば30~80オングストローム(3~8nm)である。素子分離領域12及び酸化膜24の上にCVD法などによって、多結晶シリコン層26を形成する。多結晶シリコン層26は、不純物がドーピングされ、低抵抗となっている。多結晶シリコン層26の一部は、ゲート電極18となる。

【0024】(2)次に、図2を参照しながら説明する。多結晶シリコン層26の表面上に、ストップ層28を形成する。ストップ層28の材質としては、たとえば酸化シリコンが好ましく、酸化シリコンの他に、窒化シリコン、窒化チタン、チタン、タングステンなどをあげることができる。このストップ層28の機能は、後述の工程(3)において説明する。ストップ層28の膜厚は、その機能を発揮できる程度であれば特に限定されず、好ましくは10~100オングストローム(1~10nm)である。ストップ層28の膜厚が10オングストローム(1nm)以上であることにより、より確実に

ストップ層28としての機能が発揮される。また、100オングストローム(10nm)以下であることが好ましい理由は、工程(4)で説明する。このストップ層28の形成方法としては、特に限定されないが、簡便性、制御性の良さなどからCVD法などをあげることができ。ストップ層28が酸化シリコンからなる場合には、酸素プラズマ処理法、熱酸化法なども適用することができる。

【0025】ストップ層28の上に、膜厚500~1500オングストローム(50~150nm)の有機反射防止膜30を形成する。ここで、有機反射防止膜30とは、有機物を主成分とする膜であって、所定の波長を有する光の反射率が5%以下、好ましくは3%以下である膜をいう。有機反射防止膜30は、たとえばスピニコート法により形成され、また膜厚は下地の反射率や所望のレジスト寸法により最適化されている。有機反射防止膜30は、レジスト材料と同様に有機ポリマー樹脂及び添加剤などからなる。

【0026】有機反射防止膜30の上に、フォトレジストを塗布する。その後、フォトリソグラフィーにより、フォトレジストをバターンニングする。これにより、図2に示すように、所定のバターンのレジスト層Rが形成される。

【0027】(3)次に、図3に示すように、レジスト層Rをマスクとして、有機反射防止膜30をエッティングする。このエッティングは、ドライエッティングにより行うことができ、好ましくは高密度プラズマエッティングにより行われる。ここで、高密度プラズマとは、イオン密度が $1 \times 10^{11} \text{ cm}^{-3}$ 以上であるプラズマをいう。

【0028】本実施の形態においては、多結晶シリコン層26の表面上に、ストップ層28を形成している。このストップ層28は、有機反射防止膜のエッティングの際に、以下のような機能をする。

【0029】多結晶シリコン層26の表面上に設けられた有機反射防止膜30を、レジスト層Rをマスクとしてエッティングすると、レジスト層Rの周囲の多結晶シリコン層26の上部にピンホール状のエッティング異常が生じる場合がある。しかし、多結晶シリコン層26と有機反射防止膜30との間に、ストップ層28を介在させることによって、多結晶シリコン層26が有機反射防止膜30をエッティングするためのエッティングガスと接触するのを防ぐことができる。その結果、有機反射防止膜30をエッティングする際、多結晶シリコン層26の上部にピンホール状のエッティング異常が生じるのを確実に防ぐことができる。

【0030】有機反射防止膜30のエッティングにおいて好適なエッティングは、高密度プラズマエッティングがよく、また以下の条件を満たして行われることが好ましい。

【0031】1) プラズマエッティングガスは、特に限定

されないが、塩素系ガスと酸素系ガスとの混合ガスであることが好ましい。ここで、塩素系ガスとしては、たとえば Cl_2 、 CCl_4 、 HCl 、 BCl_3 などをあげることができる。

【0032】酸素系ガスとしては、酸素、オゾン、一酸化炭素などをあげることができる。

【0033】プラズマエッティングガスが塩素系ガスと酸素系ガスとの混合ガスであることで、レジスト層Rをほとんどエッティングすることなく、有機反射防止膜30のみを選択的にエッティングすることができる。その理由は次のとおりである。

【0034】有機反射防止膜30は有機物からなる。このため、酸素系ガスを用いたプラズマを利用することによって、有機反射防止膜30をエッティング除去することができる。一方、レジスト層Rも有機反射防止膜30と同様に有機物からなる。このため、プラズマエッティングガスとして酸素系ガスを使用し、かつ、マスクとしてレジスト層Rを使用したプラズマエッティングにより、有機反射防止膜30をエッティングしようとすると、レジスト層Rも等方的にエッティングされてしまう。しかし、プラズマエッティングガスを酸素系ガスと塩素系ガスとの混合ガスにすることで、プラズマ中の塩素イオンがレジスト層Rや有機反射防止膜30中の炭素と反応して、反応生成物を生じる。この反応生成物は、レジスト層Rの表面に付着する。レジスト層Rの側壁に付着した反応生成物は、エッティング時のレジスト層Rの保護膜として機能する。以下、レジスト層Rの側壁に付着した反応生成物を「保護膜」という。なお、レジスト層Rの上面に付着した反応生成物は、エッティング時において、プラズマ中のイオンによる衝突で削られる。この保護膜形成が、プラズマ中の酸素イオンおよび酸素ラジカルによるエッティングと釣り合いを保ち、レジスト層Rの横方向へのエッティングが進まないことになる。その結果、エッティングガスとして酸素系ガスと塩素系ガスとの混合ガスを用いることで、レジスト層Rをほとんどエッティングすることなく、有機反射防止膜30のみを選択的にエッティングすることが可能となる。

【0035】エッティングガスが塩素系ガスと酸素系ガスとの混合ガスからなる場合、モル比（塩素原子の数／酸素原子の数）は好ましくは0.5～5、より好ましくは1～3である。モル比が0.5未満であるとプラズマ中の酸素イオンおよび酸素ラジカルが多く、塩素と炭素の反応物による保護膜形成量よりもエッティング量が多くなり、レジストマスクの寸法が細ってしまう傾向がある。また、有機反射防止膜をエッティングしやすいように酸素イオンおよび酸素ラジカルは基板側に進みやすくし、レジスト側壁側には進みにくくしている。すなわち、エッティングの際に基板にバイアス電圧を印加していることにより、酸素イオンは、レジスト層が形成されている基板の面に対して垂直方向に引きずりこまれる。また、酸素

ラジカルも、引きずり込まれた酸素イオンなどのイオンによる影響で、レジスト層が形成されている基板の面に対して垂直方向に引きずりこまれる。このため、有機反射防止膜30のエッティング速度は、レジスト層Rの側壁部分のエッティング速度よりはやい。従って、モル比は0.5以上であればよい。一方、このモル比が5を超えると上記とは逆にプラズマ中の塩素イオンが多くなり、レジスト層の側壁に形成される保護膜が厚くなりすぎ、レジスト層の幅が太り、所望の寸法を有するゲート電極を形成することができにくくなる。

【0036】また、上記の範囲内の混合ガスによる、有機反射防止膜30とストップ層28との選択比（有機反射防止膜のエッティング速度／ストップ層のエッティング速度）は、ストップ層28としての機能を発揮できるものであれば特に限定されず、好ましくは5以上、さらに好ましくは10以上である。選択比が5以上であることにより、有機反射防止膜30をオーバーエッティングした場合においても、確実にストップ層28の機能を発揮させることができる。すなわち、有機反射防止膜30をオーバーエッティングした際、ストップ層28が厚さ方向に完全に除去されず、多結晶シリコン層26が露出するのをより確実に防止することができる。その結果、選択比が5以上であれば、混合ガスによるエッティングガスが多結晶シリコン層26に接触しない効果を確実に得ることができる。

【0037】なお、プラズマエッティングガスとして酸素系ガスと塩素系ガスとの混合ガスを使用する場合において、この混合ガスに種々のガスを添加して、プラズマエッティングを行うことができる。添加ガスとしては、たとえばアルゴン、ヘリウム、窒素などをあげることができる。これらは、プラズマの安定性向上のためやレジストバターンの粗密差改善のために使われる。

【0038】2) エッティング圧力としては、好ましくは1～10 mTorr、より好ましくは3～6 mTorrである。エッティング圧力が1 mTorr未満であると、安定したプラズマを保つことが困難となる。一方、エッティング圧力が10 mTorrを超えると、等方的なプラズマエッティングが強くなり、レジスト層の側壁に形成される保護膜が厚くなりすぎ、レジスト層の幅が変化し、所望の寸法を有するゲート電極を形成することができにくくなる。

【0039】なお、有機反射防止膜30のエッティングの手法は、高密度プラズマエッティングに限定されず、公知のドライエッティングなども適用できる。

【0040】(4) 次に、図4を参照しながら説明する。まずストップ層28をエッティングする。上記の工程(3)において、有機反射防止膜30を高密度プラズマエッティングによりエッティングした場合には、ストップ層28のエッティングは、エッティングガスをフッ素系ガス、たとえばフロロカーボンに代えることで、同一の装置内

で連続して、高密度プラズマエッチングにより行うことができる。フロロカーボンとしては、たとえばCF₄、C₂F₆、CH₂F₄を挙げることができる。

【0041】このストップ層28のエッチングにおいても、エッチング中にレジスト層Rの形状の変化を最小限に抑えることが好ましい。従って、ストップ層28の厚さはエッチングがすぐに完了する、薄い方が良く、100オングストローム(10nm)以下の厚さが好ましい。

【0042】次に、多結晶シリコン層26をエッチングする。このとき、ゲート酸化膜24をエッチングしないようなエッチング方法を実施する。公知の方法たとえばエッチングガスとして、酸素、臭化水素を用いた反応性イオンエッチングにより行うことができる。これにより、多結晶シリコン26がバターニングされ、ゲート電極18が形成される。

【0043】また、上記すべてのエッチング、すなわち有機反射防止膜30、ストップ層28および多結晶シリコン層26のエッチングは、高密度プラズマエッチングで実施可能であり、エッチングガスをエッチングごとに代えることにより、同一装置で、連続してエッチングすることも可能である。

【0044】(5) 次に、図5に示すように、ストップ層上の有機反射防止膜30およびレジスト層Rを、たとえば酸素によるアッシングにより除去する。

【0045】(6) 次に、図6を参照しながら説明する。まず、フォトレジストマスクを用いて、p型シリコン基板10内の所望の領域にリンなどをイオン注入することにより、ソース／ドレイン領域を構成する低濃度のn型不純物拡散層20aを形成する。

【0046】次に、ゲート電極18の両サイドに、サイドウォール絶縁膜22を次のようにして形成する。CVD法などによって、例えばシリコン酸化膜またはシリコン窒化膜などの絶縁層(図示しない)を前面に形成する。次いで、反応性イオンエッチングなどによって、絶縁層を異方性エッチングすることにより、サイドウォール絶縁膜22が形成される。

【0047】次に、ゲート電極18及びサイドウォール絶縁膜22をマスクとして、砒素などの不純物をp型シリコン基板10内にイオン注入し、高濃度のn型不純物拡散層20bを形成する。これにより、LDD構造を持つn型不純物拡散層20が形成される。こうして、素子分離領域12により画定された素子領域にMOS素子14が形成され、本実施の形態にかかる半導体装置100が完成する。

【0048】(デバイスの構造) 半導体装置100の断面の模式図を図6に示す。この半導体装置100は、素子分離領域12およびn型MOS素子14を含む。

【0049】素子分離領域12は、素子間を分離するために形成され、素子領域を画定する。MOS素子14

は、ゲート酸化膜16、ゲート電極18およびn型不純物拡散層20を有する。

【0050】ゲート酸化膜16は、p型シリコン基板10上に形成されている。このゲート酸化膜16上には、ゲート電極18が形成されている。ゲート電極18は、多結晶シリコン層からなり、不純物がドーピングされている。さらに、ゲート電極18上には、ストップ層28が形成されている。そして、ゲート酸化膜16、ゲート電極18およびストップ層28の側壁を覆うようにして、サイドウォール絶縁膜22が形成されている。

【0051】n型不純物拡散層20は、ソース／ドレン領域を構成している。そしてn型不純物拡散層20aは、低濃度のn型不純物拡散層20aおよび高濃度のn型不純物拡散層20bとからなり、LDD構造を有している。

【0052】本実施の形態にかかる半導体装置100の製造方法の主たる特徴点は、次の2点である。

【0053】(1) 第1に、少なくとも酸素系ガスおよび塩素系ガスを含むエッチングガスにより、有機反射防

止膜30をエッチングしたことである。このエッチングガスは、塩素系ガスを含むことでプラズマ中の塩素イオンとレジスト層Rや有機反射防止膜30を構成している炭素とが反応して、反応物が生成する。その反応物はレジスト層Rの表面に付着し、この反応物からなる保護膜がレジスト層Rの側壁に形成される。この保護膜形成が、プラズマ中の酸素イオンによるエッチングと釣り合いを保ち、レジスト層Rの横方向へのエッチングが進まないことになる。その結果、レジスト層Rの寸法を変化させることなく、有機反射防止膜30をエッチングすることが可能となる。

【0054】(2) 第2に、有機反射防止膜30と多結晶シリコン層26との間にストップ層28を介在させて、有機反射防止膜30をエッチングしたことである。このストップ層28は、多結晶シリコン層26が有機反射防止膜エッチングの際のエッチングガスと接触するのを防止する役割を有する。そのため、有機反射防止膜30をエッチング除去する際に、このエッチングによってレジスト層Rの周囲の多結晶シリコン層26の上部にピンホール状のエッチング異常が生じることを防ぐことができる。その結果、ゲート酸化膜16に貫通穴などの欠陥が存在しない微細ゲート電極構造を得ることができる。

【0055】(変形例) 次に、本実施の形態にかかる半導体装置の製造方法の変形例について説明する。この変形例は、ストップ層が形成されていない点において、本実施の形態にかかる半導体装置の製造方法と異なる。以下、具体的に変形例を説明する。

【0056】図7を参照しながら説明する。本実施の形態と同様にして、基板10上に素子分離領域12および酸化膜24を形成し、素子分離領域12および酸化膜2

4の上に、多結晶シリコン層26を形成する。そして、多結晶シリコン層26の上に、ストップ層を形成することなく、有機反射防止膜30を形成する。次に、有機反射防止膜30の上に、所定のパターンでバターニングされたレジスト層Rを形成する。この後の工程は、本実施の形態かかる半導体装置の製造方法と同様であるため、記載を省略する。また、この変形例においても、本実施の形態にかかる半導体装置の製造方法における第1の特徴点を有し、その特徴点による作用効果を奏すことができる。

【0057】変形例の半導体装置の製造方法により得られた半導体装置を図8に示す。この半導体装置は、ゲート電極18の上にストップ層がない点において、本実施の形態にかかる半導体装置と異なる。

【0058】(実験例)有機反射防止膜のエッティングにおけるCD(Critical Dimension)シフト量とエッティング圧力との関係を調べたところ、以下のような知見を得ることができた。ここで、CDシフト量とは、フォトリソグラフィ工程で形成されたレジストマスクパターンの所定部の寸法から有機反射防止膜をエッティングした後の同一部分の寸法を引いたものである。なお、このエッティングは、高密度プラズマソースを有するエッティング装置によって行われた。また、エッティングガスは、塩素と酸素からなるガスを使用し、塩素と酸素の流量比は1:1で行った。

【0059】図9は、CDシフト量とエッティング圧力との関係を表したグラフである。実線(符号a)は、幅が0.25μmのレジスト層を0.25μmのスペースで繰り返し形成している部分(密の部分)における実験結果を示す。破線(符号b)は、幅が0.25μmのレジスト層を30μmのスペースで繰り返し形成している部分(疎の部分)の実験結果を示す。

【0060】図9より、密の部分では、CDシフト量は、エッティング圧力によってあまり影響を受けない。一方、疎の部分では、CDシフト量は、エッティング圧力が高くなるにしたがって低下し、密の部分に比べてエッティング圧力の変化によって大きく影響を受けていることがわかる。

【0061】現在、CDシフト量は、レジスト層の幅の約10%の範囲内に収まることが好ましいとされている。図9から、レジスト層がどのようなパターンをとったとしてもこの範囲内に収まるためには、エッティング圧力は10mTorr以下であることが望ましいことがわかった。

【0062】上記実施の形態において、ゲート電極上にストップ層を残存させているが、必要に応じてストップ

層を除去することができる。

【0063】また、上記実施の形態は、本発明の要旨を越えない範囲において、種々の変更が可能であり、たとえばp型MOSにも適用が可能である。またゲート電極も多結晶シリコンに限らず、シリコン金属間化合物などの場合でも適用可能である。

【図面の簡単な説明】

【図1】実施の形態に係る半導体装置の製造方法の工程を模式的に示す断面図である。

10 【図2】実施の形態に係る半導体装置の製造方法の工程を模式的に示す断面図である。

【図3】実施の形態に係る半導体装置の製造方法の工程を模式的に示す断面図である。

【図4】実施の形態に係る半導体装置の製造方法の工程を模式的に示す断面図である。

【図5】実施の形態に係る半導体装置の製造方法の工程を模式的に示す断面図である。

【図6】実施の形態に係る半導体装置の製造方法の工程を模式的に示す断面図である。

20 【図7】変形例に係る半導体装置の製造方法の工程を模式的に示す断面図である。

【図8】変形例に係る半導体装置を模式的に示す断面図である。

【図9】CDシフト量とエッティング圧力との関係を表すグラフである。

【図10】段差部を有する多結晶シリコン層上に形成されたレジスト層を露光した場合における露光光の反射の様子を模式的に示す図である。

30 【図11】図8のレジスト層を現像した後の残存したレジスト層を模式的に示す図である。

【符号の説明】

10 p型シリコン基板

12 素子分離領域

14 MOS素子

16 ゲート酸化膜

18 ゲート電極

20 n型不純物拡散層

20a 低濃度のn型不純物拡散層

20b 高濃度のn型不純物拡散層

40 22 サイドウォール絶縁膜

24 酸化膜

26 多結晶シリコン層

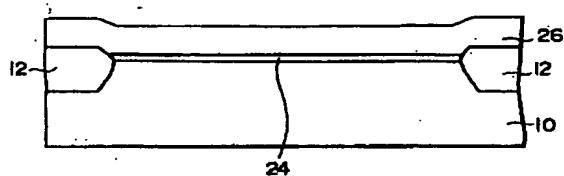
28 ストップ層

30 有機反射防止膜

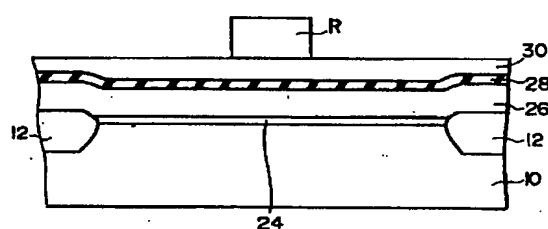
100 半導体装置

R レジスト

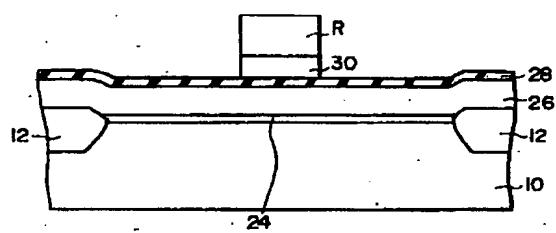
【図1】



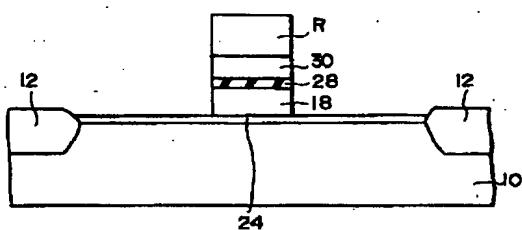
【図2】



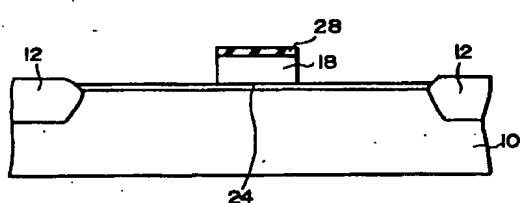
【図3】



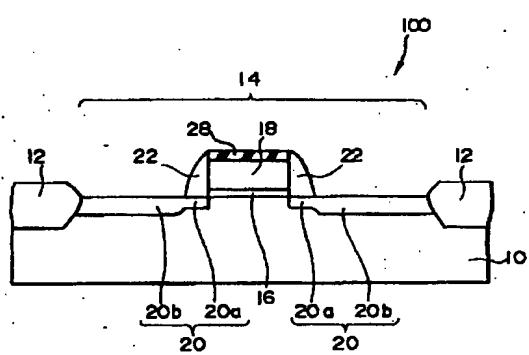
【図4】



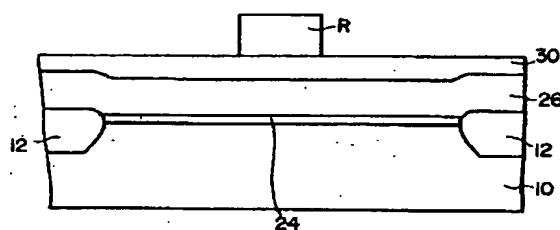
【図5】



【図6】

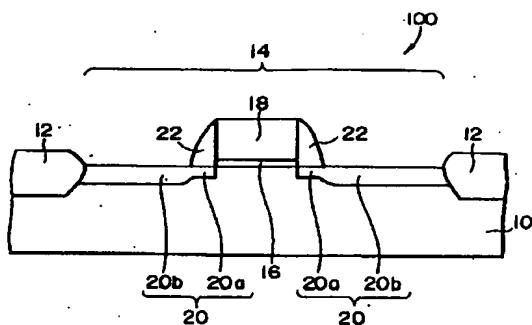


【図7】

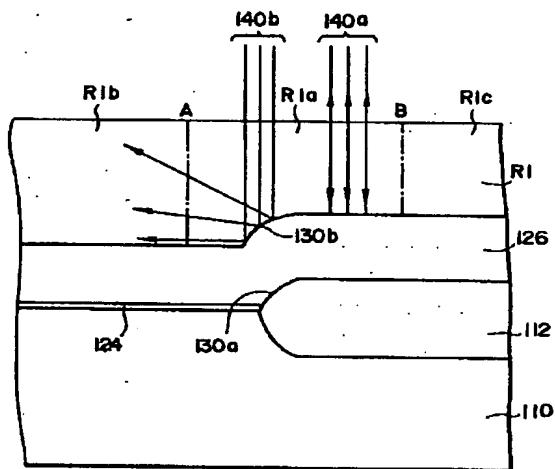
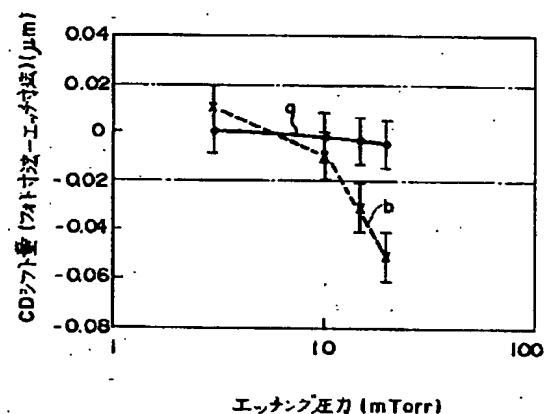


【図9】

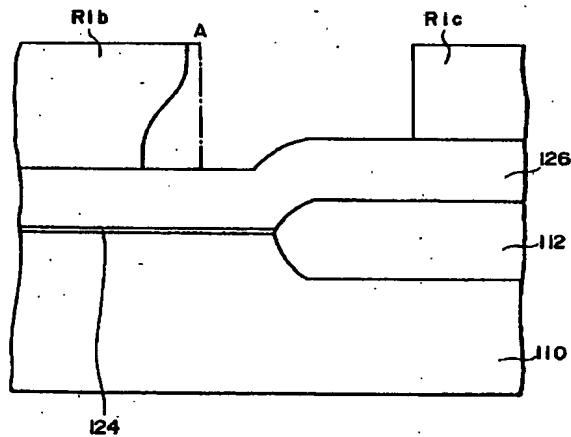
【図8】



【図10】



【図11】



【手続補正書】

【提出日】平成12年4月7日(2000.4.7)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 (a) 半導体基板上に絶縁膜を形成する工程、(b) 前記絶縁膜上にシリコンを含む導電層を形成する工程、(c) 前記導電層の上に有機反射防止膜を形成する工程、(d) 前記有機反射防止膜の上に所定のパターンのレジスト層を形成する工程、(e) 前記レジスト層をマスクとして、前記有機反射防止膜をエッチングする工程であって、エッティングガスは、少なくとも酸素系ガスおよび塩素系ガスを含む工程、および(f) 前記導電層を所定のパターンでエッティングし、ゲート電極を形成する工程を含み、

前記工程(e)におけるエッティングは、高密度プラズマエッティングである、半導体装置の製造方法。

【請求項2】 請求項1において、

前記工程(f)におけるエッティングは、高密度プラズマエッティングである、半導体装置の製造方法。

【請求項3】 請求項1または2において、

前記高密度プラズマは、イオン密度が $1 \times 10^{11} \text{ cm}^{-3}$ 以上である、半導体装置の製造方法。

【請求項4】 請求項1～3のいずれかにおいて、前記工程(e)と前記工程(f)とは、連続して行われる、半導体装置の製造方法。

【請求項5】 (a) 半導体基板上に絶縁膜を形成する工程、(b) 前記絶縁膜上にシリコンを含む導電層を形成する工程、(c) 前記導電層の上に有機反射防止膜を形成する工程、(d) 前記有機反射防止膜の上に所定のパターンのレジスト層を形成する工程、(e) 前記レジスト層をマスクとして、前記有機反射防止膜をエッチングする工程であって、エッティングガスは、少なくとも酸素系ガスおよび塩素系ガスを含む工程、および(f) 前記導電層を所定のパターンでエッティングし、ゲート電極を形成する工程を含み、

前記工程(e)と前記工程(f)とは、連続して行われる、半導体装置の製造方法。

【請求項6】 請求項1～5のいずれかにおいて、前記有機反射防止膜は、有機物を主成分とする膜であって、所定の波長を有する光の反射率が5%以下である、半導体装置の製造方法。

【請求項7】 請求項1～6のいずれかにおいて、前記工程(e)におけるエッティングガスの酸素原子の数に対する塩素原子の数の比(塩素原子の数／酸素原子の数)は、0.5～5である半導体装置の製造方法。

【請求項8】 請求項1～7のいずれかにおいて、

前記塩素系ガスは、Cl₂、CCl₄、HClおよびBCl₃から選択される少なくとも1種を含む、半導体装置の製造方法。

【請求項9】 請求項1～8のいずれかにおいて、前記酸素系ガスは、酸素、オゾンおよび一酸化炭素から選択される少なくとも1種を含む、半導体装置の製造方法。

【請求項10】 請求項1～9のいずれかにおいて、前記工程(e)におけるエッティングガスは、アルゴン、ヘリウムおよび窒素から選択される少なくとも1種を含む、半導体装置の製造方法。

【請求項11】 請求項1～10のいずれかにおいて、前記工程(e)におけるエッティングは、ドライエッティングである、半導体装置の製造方法。

【請求項12】 請求項1～11のいずれかにおいて、前記工程(e)におけるエッティングの圧力は、1～10mTorrである半導体装置の製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】

【課題を解決するための手段】本発明の第1の半導体装置の製造方法は、(a) 半導体基板上に絶縁膜を形成する工程、(b) 前記絶縁膜上にシリコンを含む導電層を形成する工程、(c) 前記導電層の上に有機反射防止膜を形成する工程、(d) 前記有機反射防止膜の上に所定のパターンのレジスト層を形成する工程、(e) 前記レジスト層をマスクとして、前記有機反射防止膜をエッチングする工程であって、エッティングガスは、少なくとも酸素系ガスおよび塩素系ガスを含む工程、および(f) 前記導電層を所定のパターンでエッティングし、ゲート電極を形成する工程を含み、

前記工程(e)におけるエッティングは、高密度プラズマエッティングである。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正内容】

【0020】本発明の第2の半導体装置の製造方法は、(a) 半導体基板上に絶縁膜を形成する工程、(b) 前記絶縁膜上にシリコンを含む導電層を形成する工程、(c) 前記導電層の上に有機反射防止膜を形成する工程、(d) 前記有機反射防止膜の上に所定のパターンのレジスト層を形成する工程、(e) 前記レジスト層をマスクとして、前記有機反射防止膜をエッティングする工程であって、エッティングガスは、少なくとも酸素系ガスお

および塩素系ガスを含む工程、および（f）前記導電層を所定のパターンでエッティングし、ゲート電極を形成する工程を含み、

前記工程（e）と前記工程（f）とは、連続して行われる。

THIS PAGE BLANK (USPTO)